

ชื่อวิทยานิพนธ์	โปรแกรมจำลองการทำงานของระบบคอมพิวเตอร์
ผู้เขียน	นายกัมพล ชาญเชิงพานิช
สาขาวิชา	วิทยาการคอมพิวเตอร์
ปีการศึกษา	2546

บทคัดย่อ

โปรแกรมจำลองการทำงานของระบบคอมพิวเตอร์ เป็นเครื่องมือหนึ่งที่จะช่วยในการศึกษา เพื่อทำความเข้าใจ โครงสร้างและการทำงานภายในของระบบเครื่องคอมพิวเตอร์ระบบใดระบบหนึ่ง เนื่องจากผู้ที่กำลังศึกษาโครงสร้างและการทำงานภายในของระบบเครื่องคอมพิวเตอร์ไม่สามารถเห็นลำดับการทำงานจริง ๆ ที่เกิดขึ้นภายในคอมพิวเตอร์ได้

งานวิทยานิพนธ์นี้เป็นการออกแบบและพัฒนาโปรแกรมจำลองการทำงานของระบบเครื่องคอมพิวเตอร์ PDP-8 โดยใช้ภาษาจาวา (JDK1.3.1) ทำให้โปรแกรมจำลองการทำงานของระบบเครื่องคอมพิวเตอร์ที่พัฒนาขึ้นนี้สามารถทำงานได้บนเครื่องคอมพิวเตอร์ทุกเครื่อง ถ้ามี Java Virtual Machine โปรแกรมจำลองการทำงานนี้ประกอบด้วย ส่วนที่ติดต่อกับผู้ใช้ (User Interface) และการแสดงผลบนจอภาพในรูปแบบที่เป็นกราฟิก (GUI- Graphic User Interface) ส่วนแปลภาษาแอสเซมบลี และส่วนจำลองการทำงานตามภาษาเครื่อง โดยโปรแกรมจะจำลองการทำงานจากการประมวลผลคำสั่งของหน่วยประมวลผลกลาง ซึ่งต้องมีการติดต่อกับหน่วยความจำหลักที่ได้จำลองขึ้น เพื่อนำคำสั่งแต่ละคำสั่งมาประมวลผล โดยผู้ใช้สามารถดูผลลัพธ์ของการประมวลผลแต่ละคำสั่งได้ในรูปของรูปแบบบิตที่อยู่ในความจำหลักและรีจิสเตอร์ของหน่วยประมวลผลกลาง

Thesis Title	A Computer System Simulator
Author	Mr. Kampo Chanchoengpanit
Major Program	Computer Science
Academic Year	2003

Abstract

A computer system simulator program is beneficial for those who are interested in understanding the functions and internal structure of a computer system, since what is happening inside a computer is unseen.

The purpose of the thesis is to develop a program to simulate the PDP-8 computer system. The simulator program was created using the Java programming language (JDK 1.3.1), because Java programs can be used by any computer equipped with Java Virtual Machine. The simulator program consists of three main parts: Graphical User Interface (GUI) through a navigational menu, an assembler, and machine language simulation. The simulator program simulates the execution of assembly language instructions by a central processing unit connected to main memory. The result of each instruction is displayed in bit pattern form in the simulated main memory, and in the register of the simulated central processing unit.