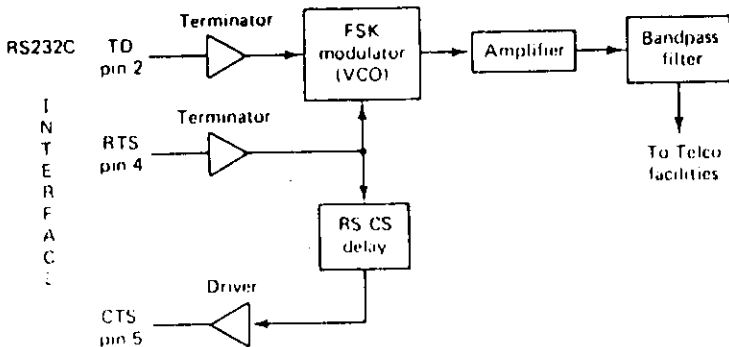


2.1 แนวทางในการออกแบบ

ในการออกแบบวงจรเพื่อใช้สายไฟฟ้าเป็นสื่อกลางในการส่งข้อมูลระหว่างระบบคอมพิวเตอร์นี้ ได้ศึกษาหลักการจากอุปกรณ์โมเด็ม (Modem) ซึ่งเป็นอุปกรณ์แปลงสัญญาณให้สัญญาณดิจิทัลจากระบบคอมพิวเตอร์สามารถส่งผ่านสื่อตัวกลางคือสายโทรศัพท์ ซึ่งได้ออกแบบมาสำหรับสัญญาณอะนาลอก โดยหลักการนี้อาจพิจารณาได้จาก Block diagram ของโมเด็มรุ่น 202 T ของ Bell System ซึ่งอาศัยหลักการส่งแบบ asynchronous โดยใช้เทคนิค Frequency Shift Keying (FSK) Modulation ในกรณีของโมเด็มแบบนี้สัญญาณพาห้ (Carrier) จะเป็นคลื่นความถี่ 1700 Hz ซึ่งสามารถ shift ได้ด้วยอัตราเร็วถึง 1200 ครั้ง/วินาที เมื่อสัญญาณดิจิทัลที่มี logic "1" (หรือที่เรียกว่า mark) ผ่านเข้ามาใน Modulator นั้น Carrier จะ shift ลง 500 Hz มาอยู่ที่ 1200 Hz ส่วนเมื่อ logic "0" (หรือที่เรียกว่า space) ผ่านเข้ามาใน modulator สัญญาณ Carrier จะ shift ขึ้น 500 Hz ไปอยู่ที่ 2200 Hz ดังนั้นเมื่อสัญญาณจากระบบคอมพิวเตอร์ผ่านเข้ามาในลักษณะ logic "0" และ "1" คลื่นพาห้จะ shift อยู่ระหว่าง 1200-2200 Hz ซึ่งจะคล้ายกับระบบการส่งคลื่นวิทยุแบบ FM (Frequency Modulation)

เนื่องจากโมเด็มรุ่น 202 T นี้ ถูกออกแบบมาให้ภาครับ และภาคส่ง แยกกันโดยเด็ดขาดดังนั้นจึงสามารถใช้งานในลักษณะ Full Duplex ได้โดยไม่มี การรบกวนของสัญญาณ

รูป 2.1 แสดง Block Diagram ของโมเด็มรุ่น 202 T สำหรับภาคส่ง (Transmitting Section)

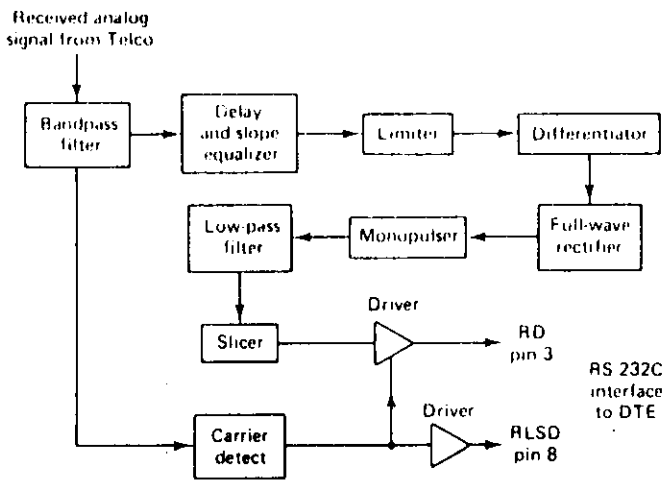


รูป 2.1 ลักษณะ Block Diagram ของส่วน Low Index FSK transmitter ของโมเด็มรุ่น 202 T

ภาคส่งจะเริ่มทำงาน โดยส่งสัญญาณ "ON" ไปยังขาที่ 4 ของ RS 232 (RTS Request To Send) ที่จุดนี้ "VCO" (ดูรูปประกอบ) จะเริ่มส่งสัญญาณ "mark" (หรือ logic "1") ด้วยความถี่ 1200 Hz หลังจากช่วงเวลาหน่วง (delay) สั้น ๆ โมเด็มก็จะแสดงการตอบรับโดยส่งสัญญาณ "ON" ไปยังขาที่ 5 ของ RS232 (Clear to Send : CTS) และที่จุดนี้ขา 2 ของ RS 232-port (TD Transmit Data) ก็จะมีสภาวะ "enable" ข้อมูลก็จะผ่านเข้าไปยัง FSK จากนั้นคลื่นความถี่ก็จะผ่านวงจรขยาย (amplifier) ผ่าน band pass filter ซึ่งจะทำหน้าที่ขยายและตัดสัญญาณ เพื่อให้ได้สัญญาณสูงสุดที่จะผ่านเข้าไปยังระบบโทรศัพท์ โดยความถี่จะอยู่ในช่วง 300 - 3000 Hz

ในส่วนของภาครับ (Receiver) (รูป 2.2) วงจร band pass filter slope and delay equalizer จะทำหน้าที่จำกัดสัญญาณที่เข้ามาให้อยู่ในช่วง 300-3000 Hz และปรับสัญญาณที่เข้ามา ส่วน limiter จะขยายสัญญาณและให้ output เป็น square

wave ที่ความถี่ของ mark และ Space (logic "1", "0" ตามลำดับ) จากนั้นส่วน differentiator, full wave rectifier และ monopulser จะแปลง square wave ให้เป็น rectangular wave ที่ความถี่ 2 เท่า ของความถี่ทาง mark และ space จากนั้นวงจร low pass filter จะเปลี่ยน rectangular pulse ให้เป็น DC voltage แล้วส่งเข้า slicer ซึ่งสามารถเช็ด logic 1, 0 ได้ วงจร carrier detect จะบอกไปทางขา 8 (RLSD) ว่ามีสัญญาณอะนาล็อกเข้ามา ซึ่งจะไป enable ให้ขา 3 (RD driver) ปลอ่ยสัญญาณดิจิทัลที่แปลงได้ เข้าสู่ระบบคอมพิวเตอร์ต่อไป



รูป 2.2 Block Diagram ของโมเด็ม 202 T ภาครับ

2.2 การออกแบบ

การออกแบบวงจรเพื่อใช้รับส่งข้อมูลจากระบบคอมพิวเตอร์ โดยผ่านสายไฟนี้ หลักการก็จะคล้ายกับทางกรณี modem โดยแทนที่จะผ่านสายโทรศัพท์ ก็จะผ่านสายไฟฟ้าแทน โดยหลักการสำคัญคือต้องมีการแปลงสัญญาณดิจิทัลโดยใช้ FSK modulator โดยความถี่ของสัญญาณ logic "1" (mark) จะมีค่าสูงกว่าความถี่ของสัญญาณ logic "0" (Space) และ

ในกรณีที่ต้องการให้สามารถส่งข้อมูลได้ในลักษณะ full duplex ก็จะต้องมีความถี่ 2 ชุด เช่น อาจใช้คลื่นใน high band สำหรับการส่ง และ low band สำหรับการรับ เช่น

วงจรชุดที่ 1 ส่งด้วย low band รับด้วย high band

วงจรชุดที่ 2 ส่งด้วย high band รับด้วย low band

ตัวอย่างเช่น

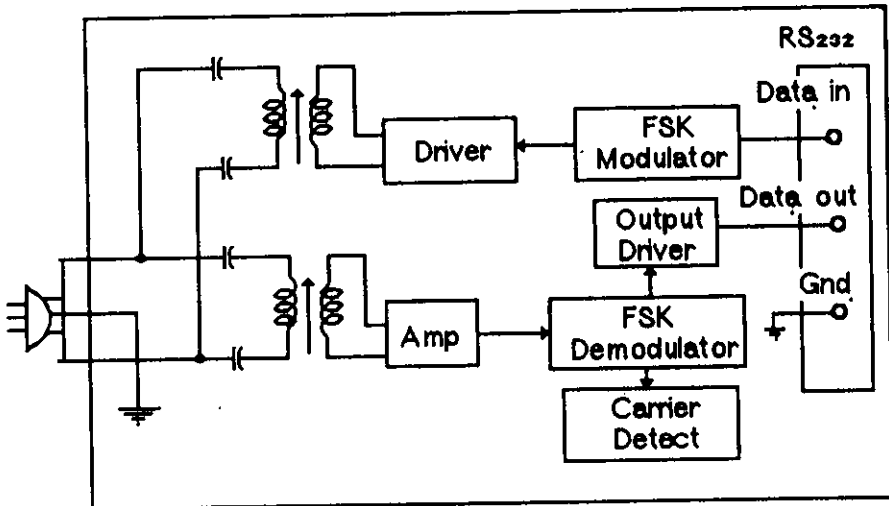
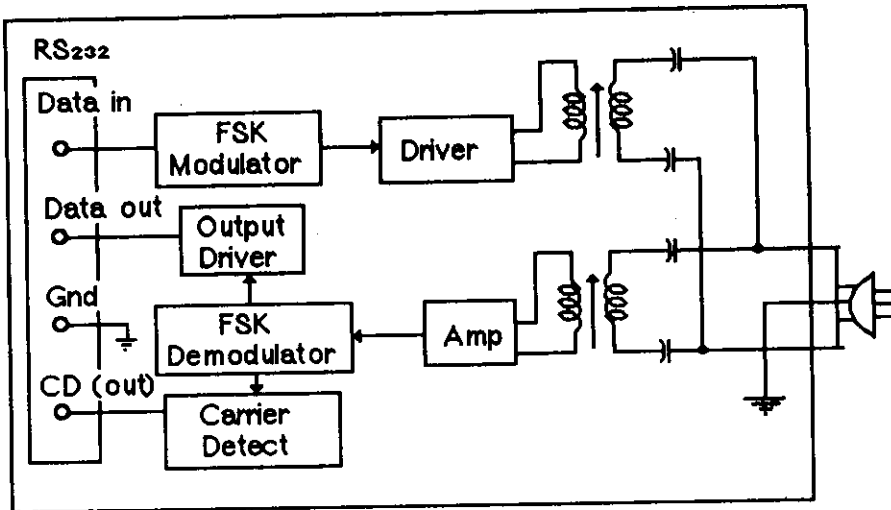
ความถี่ f_1 (สำหรับ logic "1" mark) ความถี่ f_2 (สำหรับ logic "0" space)

ชุดที่ 1	150 KHz	156.5 KHz
----------	---------	-----------

ชุดที่ 2	100 KHz	106.5 KHz
----------	---------	-----------

ลักษณะของชุดรับส่งโดยเชื่อมต่อกับ RS232 port ของระบบคอมพิวเตอร์ อาจแสดงในลักษณะ

block diagram ในรูป 2.3



รูป 2.3 Block diagram ของอุปกรณ์รับส่ง โดยผ่าน power line
 ก) ภาคส่ง ข) ภาครับ

จากรูป จะเห็นได้ว่าทั้ง 2 ชุด จะมี ชุดส่งที่ประกอบด้วย FSK modulator และ Driver และชุดรับที่มีวงจร Amplifier เพื่อขยายสัญญาณก่อนจะเข้า FSK demodulator ซึ่งจะแปลงข้อมูลให้อยู่ในรูปของสัญญาณ digital ส่งเข้าคอมพิวเตอร์ทาง RS 232 (ชา 2)

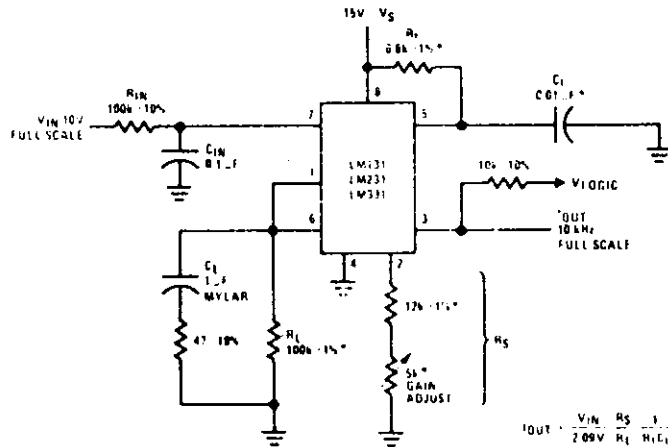
2.3 การสร้างวงจร

ในการทำการทดลองสร้างวงจร หลังจากออกแบบแล้วพบว่า อุปกรณ์บางอย่างไม่สามารถจัดหาได้ โดยเฉพาะในเขตอำเภอหาดใหญ่ แม้จะสั่งซื้อจากกรุงเทพฯ ก็พบว่าอุปกรณ์บางชิ้นไม่สามารถจัดซื้อได้ ดังนั้นทางผู้วิจัยจึงได้ตัดแปลงแก้ไข วงจรเสียใหม่ เพื่อให้สามารถทำงานได้ในสภาพที่มี อุปกรณ์จำกัด

วงจรชุดใหม่นี้ จะเป็นวงจรในลักษณะที่เป็น Simplex กล่าวคือ ประกอบด้วยชุดส่ง 1 ชุดทำหน้าที่แปลงสัญญาณดิจิทัล ให้อยู่ในรูปแบบที่เหมาะสม เพื่อส่งผ่านสายไฟไปยังภาครับ ส่วนภาครับก็จะแปลงสัญญาณคลื่นความถี่กลับมาเป็นสัญญาณดิจิทัลได้ โดยวงจรนี้ได้ออกแบบให้ใช้ได้กับ RS232 port ของระบบคอมพิวเตอร์

วงจรนี้สามารถตัดแปลงเพิ่มชุดรับ เข้าในชุดส่ง และเพิ่มวงจรควบคุมอีกเล็กน้อย ก็จะทำให้สามารถทำงานในลักษณะ Half Duplex และ Full Duplex ได้

วงจรชุดนี้ประกอบด้วยส่วนหลัก ๆ 2 ส่วนคือ ส่วนที่แปลงสัญญาณดิจิทัลที่ส่งจากระบบคอมพิวเตอร์ ให้เป็นความถี่ โดยความถี่นี้ได้จะต่างกันสำหรับกรณี logic "1" และ logic "0" ซึ่งส่วนนี้สามารถใช้อุปกรณ์ "Voltage-to-Frequency Converter" ซึ่งแสดงไว้ในรูป 2.4 โดยความถี่ที่ต้องการสำหรับ logic "1" และ "0" สามารถปรับได้โดยการปรับค่า R, C ที่เหมาะสม ซึ่งรายละเอียดของวงจรและการประยุกต์ใช้งานแสดงไว้ในภาคผนวก

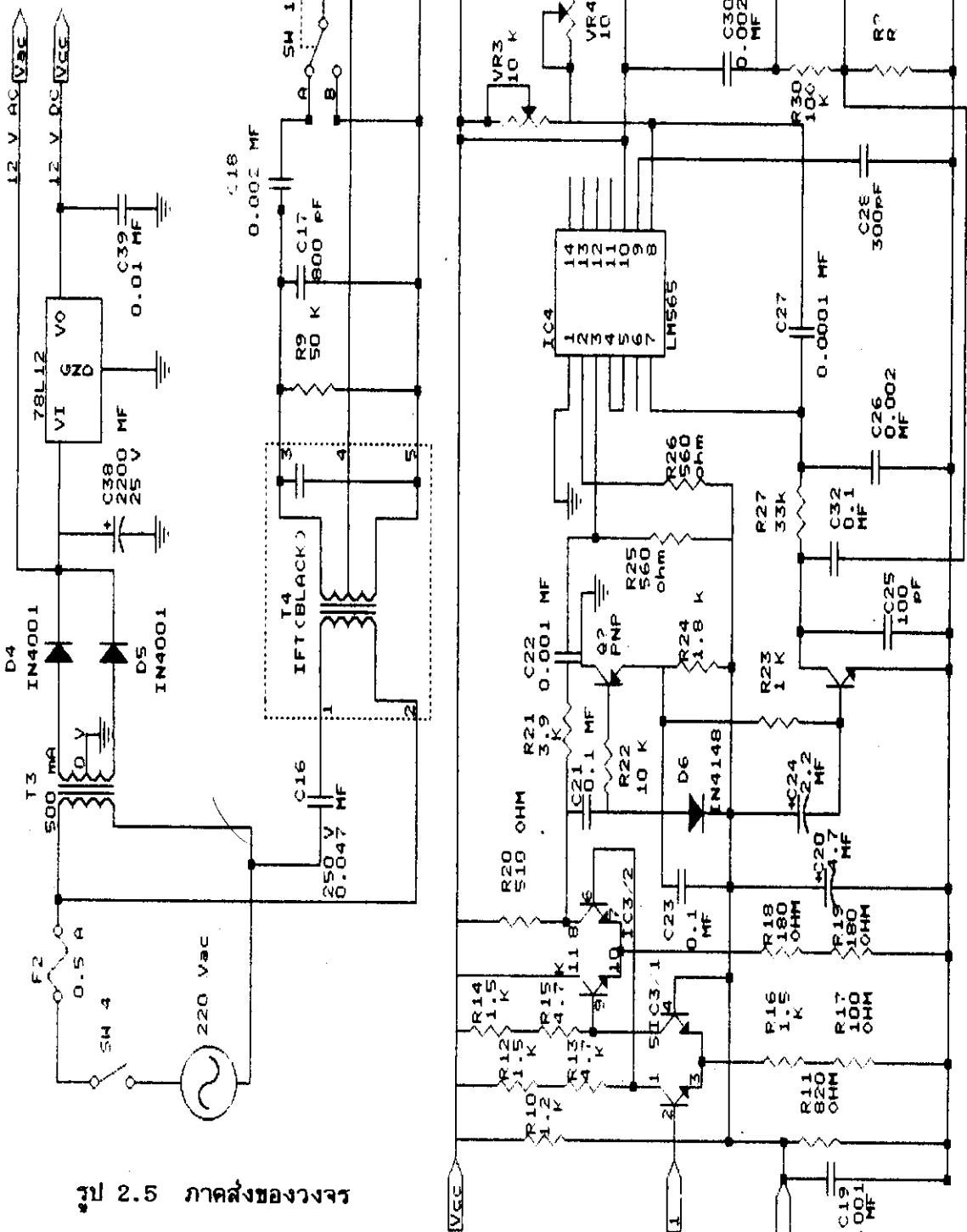


* Use stable components with low temperature coefficients. See applications notes.

Simple Stand-Alone Voltage-to-Frequency Converter
with ±0.03% Typical Linearity (f = 10 Hz to 11 kHz)

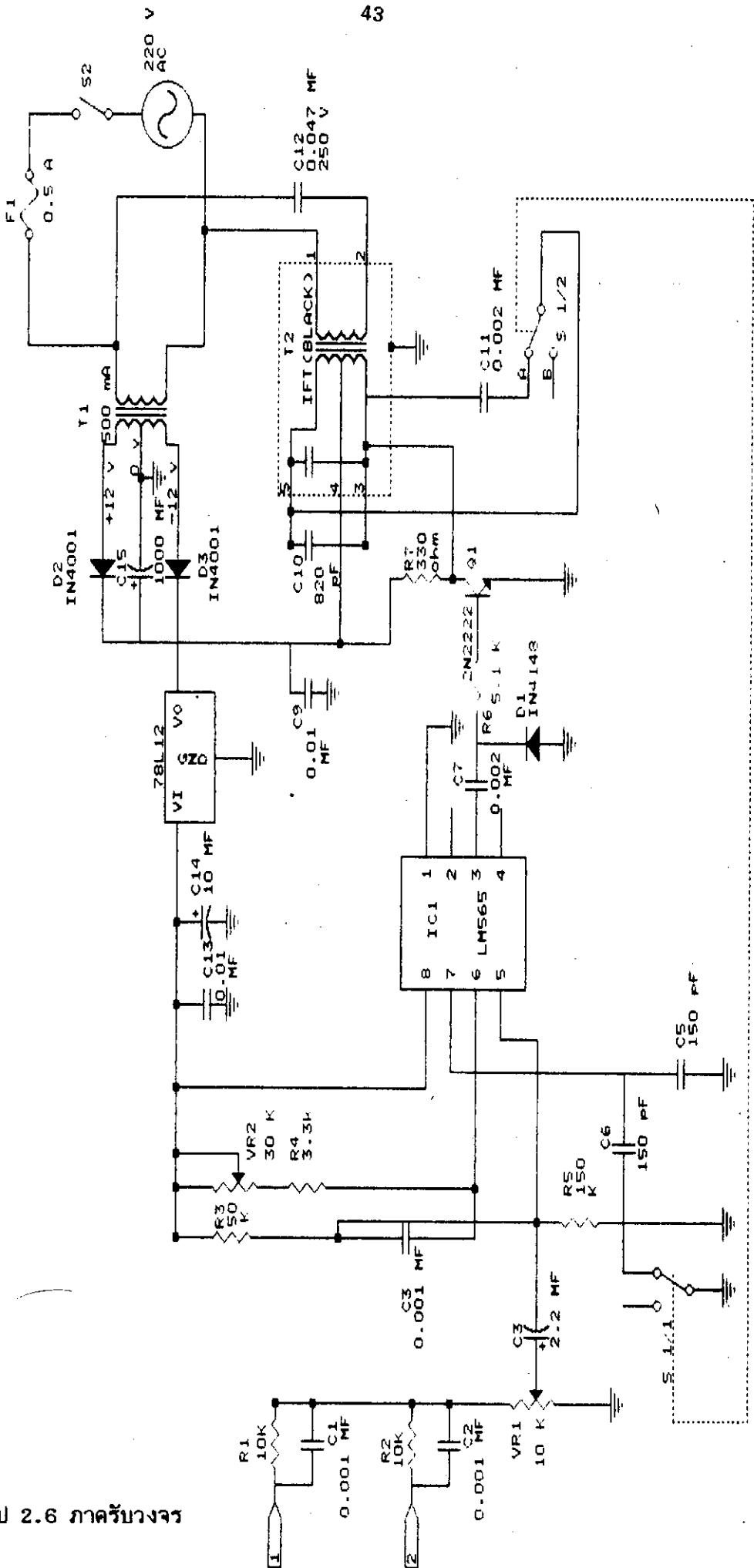
รูป 2.4 ลักษณะของการต่อวงจรสำหรับ Voltage-To frequency
Caverter IC chip

สัญญาณความถี่ 2 ระดับ จะถูกส่งมายังภาคส่ง (รูป 2.5) ซึ่งจะทำการ modulate คลื่น
ความถี่นี้ กับคลื่นพาร์ ซึ่งเป็นคลื่นวิทยุความถี่ต่ำ แล้วส่งผ่านไปตามระบบสายไฟ



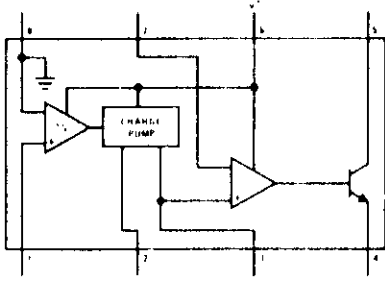
รูป 2.5 ภาคส่งของวงจร

ภาครับจะประกอบด้วย 2 ส่วน เช่นกัน โดยส่วนแรกจะทำหน้าที่แปลงสัญญาณความถี่ที่รับเข้ามาโดยการ demodulate แล้วให้คลื่น 2 ระดับ (รูป 2.6) ซึ่งเมื่อผ่านอุปกรณ์แปลงสัญญาณ ความถี่เป็นตักย์ไฟฟ้า (frequency to Voltage Converter) (รูป 2.7) ก็จะได้ตักย์ไฟฟ้า 2 ระดับ ซึ่งแปรผันกับสัญญาณดิจิทัล โดยสัญญาณที่ได้นี้อาจต้องมีการปรับและขยายอีกเล็กน้อยก็สามารถส่งเข้าระบบคอมพิวเตอร์ได้

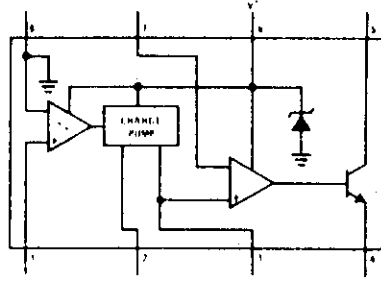


รูป 2.6 ภาครับวงจร

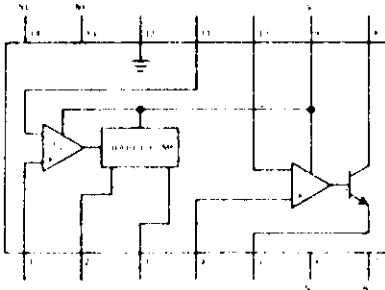
Size	Document Number	REV
A		
Date:	October 21, 1990	Sheet of



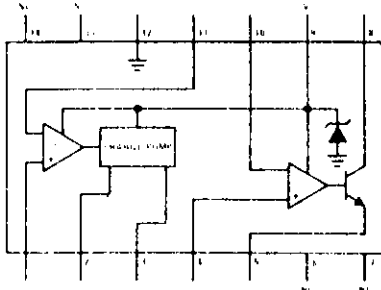
Order Number LM2907N B
See NS Package NO8B



Order Number LM2917N B
See NS Package NO8H



Order Number LM2907J
See NS Package J14A
Order Number LM2907N
See NS Package NO8B



Order Number LM2917J
See NS Package J14A
Order Number LM2917N
See NS Package NO8H

รูป 2.7 Block diagram ของ frequency to voltage converter chip

การทำงานของวงจรภาคส่งและภาครับ

จากรูป 2.5 ซึ่งแสดงภาคส่งของวงจร หลังจากทีสัญญาณดิจิทัลถูกแปลงเป็นคลื่นความถี่ผ่านเข้ามาโดยในการทดลองได้เลือก IC LM 566 เป็นตัวกำเนิดความถี่ ควบคุมด้วยแรงดัน หรือ VCO ทำหน้าที่ modulate แบบ FM (Frequency Modulation) โดยความถี่ของ Carrier สามารถกำหนดได้จาก R_4 , VR_2 , C_5 และ C_6 ซึ่งภายในวงจรจะมีส่วนที่ให้เลือกกว่าต้องการความถี่ของ Carrier เป็นเท่าใด (100 KHZ, 200 KHZ) วงจร RC จะทำหน้าที่ตัดสัญญาณรบกวนและช่วยตอบสนองความถี่ด้านความถี่สูงให้ดีขึ้น โดย VR_1 เป็นตัวรับมิให้เกิดการ Overmodulation Output จาก LM 566 (ขา 3) ซึ่งมีลักษณะเป็น square wave จะถูกขยายให้มีกำลังสูงขึ้น และใช้ transformer IFT_2 ปรับสัญญาณความถี่ที่ขยายนี้ Coupling ผ่าน $C_{1,2}$ ไปยังระบบสายไฟ

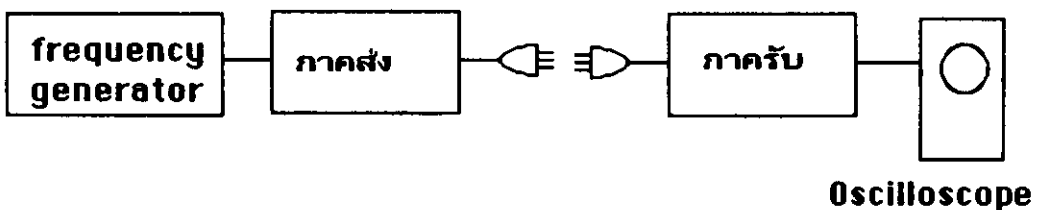
ในส่วนภาครับ (รูป 2.6) ซึ่งทำหน้าที่เป็น FM Demodulator โดยใช้ IC phase lock loop (PLL) สัญญาณความถี่ที่อยู่ใน power line จะถูก Coupling โดย $C_{1,4}$ โดยมี transformer IFT_4 ปรับเอาความถี่ที่ต้องการออกมา output ของภาค

limiter ที่ขา 8 ของ IC_{3/4} จะเป็น Squarewave ซึ่งจะถูกรับส่งเข้าไปยัง phase lock loop (LM 565) โดย phase lock loop นี้จะ lock ความถี่ที่กำหนดโดย R₂₈ VC₃, VR₄ และ C₂₈ โดยความถี่นี้จะถูกกำหนดให้เท่ากับความถี่ของ Carrier ความถี่ที่เบี่ยงเบนจากความถี่ของ Carrier ที่เกิดจากการ Modulate แบบ FM นี้จะเป็นแรงดันที่เปลี่ยนแปลง ซึ่งก็คือความถี่ของสัญญาณ 2 ระดับซึ่งจะถูก filter แล้วป้อนให้กับ Q₃ เพื่อทำการขยายสัญญาณ จากนั้นก็ส่งไปยัง IC5 ซึ่งจะส่งต่อไปยังวงจร frequency to voltage converter ซึ่งจะแปลงให้เป็นสัญญาณดิจิทัลอีกทีหนึ่ง

การทดสอบวงจร

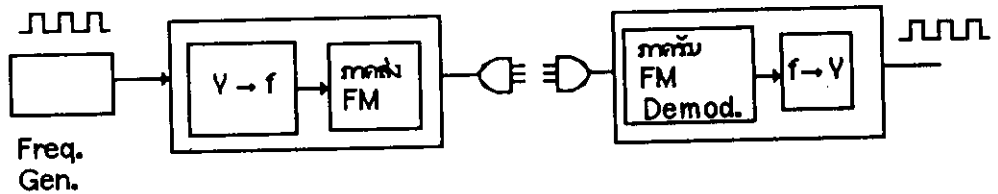
ในการทดสอบการทำงานของวงจรมัน ก่อนที่จะได้ต่อเชื่อมกับระบบ RS 232C ได้ ทำการทดสอบการทำงานที่ละขั้นตอนดังนี้

1) ทดสอบโดยการส่งสัญญาณคลื่นความถี่ต่าง ๆ ผ่านภาครับส่ง (ดังรูป 2.7) แล้วพบว่าสัญญาณที่รับเข้ามาจะมีความถี่เหมือนหรือใกล้เคียงกับที่ส่งจาก frequency genera



รูป 2.7 การทดสอบวงจรภาครับ/ส่ง

2) ทดสอบโดยการส่ง Square wave เข้ามาในระบบส่ง แล้วตรวจเช็คสัญญาณในภาครับ พบว่ามีการบิดเบือนของสัญญาณบ้าง แต่ยังอยู่ในช่วงที่พบว่าสามารถรับได้ (รูป 2.8)



รูป 2.8 การทดสอบทั้งระบบโดยใช้ Square wave input

3) การทดสอบโดยการส่งผ่าน RS232 C port.

โดยปกติแล้ว IBM. PC และเครื่องเลียนแบบ (Compatible) ทั้งหลาย จะมี RS-232 port ติดมาให้หรือสามารถหาซื้อมาต่อเชื่อมกับ expansion Slot ได้อยู่แล้ว แต่บางครั้งอาจเกิดความสับสนบ้าง ทั้งนี้เพราะใน IBM-PC/XT รุ่นแรก ๆ IBM ใช้ RS 232 C port ในลักษณะเป็น 25 pin D male connector แต่ต่อมาในรุ่น AT ได้ได้นำมาใช้ 9 pin D male Connector แทน ดังนั้นหากจะใช้ RC232C port จึงควรทราบว่าขาใดของแบบ 25 pin เทียบได้กับขาใดของแบบ 9 pin ซึ่งรายละเอียดแสดงไว้ในตารางที่ 3.1

ตารางที่ 3.1 ตารางเทียบ Connector แบบ 24 pin และ 9 pin ของ RS232 port

25 pin D connector	Signal	9-pin D Connector
2	TxD	3
3	RxD	2
4	RTS	7
5	CTS	8
6	DSR	6
7	ground	5
8	DCD	1
20	DTR	4
22	RI	9

เมื่อทราบขาต่าง ๆ ของ RS232 port แล้ว การเชื่อมต่อวงจรก็ทำได้โดยเชื่อมต่อภาคส่งเข้ากับ pin 2 (TxD) แล้วภาครับเข้ากับ RxD (pin 3)

การสั่งงาน

PC Operating system จะมีคำสั่งอำนวยความสะดวกในการควบคุม Serial port 2 port ให้อยู่แล้ว โดยการใช้จะอ้างถึง COM 1 : และ COM 2 : โดยการทำงานอาจทำในลักษณะ half และ full duplex ในกรณีที่มีการใช้ภาษาระดับสูงเพื่อสั่งงานโดยปกติจะทำได้โดยสั่งเปิด file ชื่อ Com1 และ Com 2 ตามด้วย parameter ซึ่งกำหนดคุณสมบัติของข้อมูล ดังตัวอย่างเช่น หากต้องการส่งข้อมูลไปยังอุปกรณ์ภายนอกโดยใช้อัตราเร็วในการส่ง 9600 baud, ข้อมูลเป็นชนิด 8 data bit มี 1 stop bit และไม่มี parity การสั่งงานโดยใช้ DOS จะเป็นดังนี้

MODE COM 1 : 96, N, 8, 1

แต่ถ้าใช้ภาษา BASIC จะเขียนได้ดังนี้

OPEN "COM 1 : 9600, N, 8, 1" AS # 4

ในกรณีของการใช้คำสั่งใน DOS mode นี้ Baud rate อาจกำหนดโดยใช้เพียงตัวเลข 2 ตำแหน่งข้างหน้าก็เพียงพอแล้ว เช่น ต้องการส่งด้วย baud rate 9600 อาจเขียนเพียง 96, 960 หรือ 9600 ก็ได้

การส่งข้อมูลอาจทำได้โดยออกคำสั่งโดยตรงไปยัง operating system หรือ โดยผ่าน ROM BIOS (INT 14 H) หรือ MS-DOS (INT 21 H) ส่วนในกรณีที่ใช้ภาษาระดับสูง ซึ่งสามารถจัดการกับ serial I/O port โดยใช้คำสั่ง INPUT # และ PRINT # เช่นในกรณีของภาษา BASIC ดังนั้นในการส่งข้อมูลไปยังอุปกรณ์ภายนอกหลังจากที่มีการกำหนดลักษณะของข้อมูลแล้วก็อาจสั่งงานโดยใช้คำสั่ง DOS ได้เช่น

COPY filename COM1 :

หรือในภาษา BASIC ก็อาจสั่งดังนี้

PRINT # 4, X*

จริง ๆ แล้ว MS DOS ไม่ได้ Support การใช้งานของ Serial port มากนักปกติผู้ใช้ต้องเขียนโปรแกรมขึ้นจัดการเอง ซึ่งโดยมากแล้วจะใช้ภาษาระดับสูง

ในภาษา BASIC จะสามารถเขียนโปรแกรมสั่งงานเพื่อใช้ Serial input/output port ได้และผู้ใช้ยังสามารถเลือกได้ว่าต้องการทำงานโดยใช้ RS 232 Control line คือ RST, CTS, DSR และ DCD หรือไม่ใช้ก็ได้ ซึ่ง facilities เหล่านี้จะเรียกใช้ได้โดยใช้คำสั่ง OPEN โดยมีการเพิ่ม parameter ซึ่งกำหนดการสั่งงานอื่น ๆ เช่น การกำหนดเวลาให้รอ หลังจากที่มีสัญญาณ Control line CTS, DSR, DCD เป็นต้น หากกำหนดให้เวลานั้นมีค่า = 0 ก็คือจะสั่งให้ Control line เหล่านี้ไม่ต้องสนใจเวลาเช่น

OPEN "COM1 : 9600, N, 8, 1, RS, CSD, DSD" AS # 4

คำสั่งนี้จะสั่งให้เปิด serial port แต่ไม่ใช้ RTS และไม่สนใจสัญญาณที่เข้ามาที่ CTS และ DSR ซึ่งการสั่งงานลักษณะนี้ทำให้สามารถที่จะใช้ในการสื่อสาร ในลักษณะ 2 ทาง (bidirectional) โดยใช้สายสัญญาณเพียง 3 เส้นคือ สายส่ง (transmitted data

wire) สายรับข้อมูล (Received data wire) หรือ ground, การสั่งงานโดยภาษา BASIC เพื่อจัดการกับ port นี้สามารถทำได้ง่ายแต่ข้อเสียก็คือ การทำงานจะช้า ทำให้การทำงานในลักษณะ real time ทำได้ไม่สะดวก โดยปกติแล้ว หากใช้ภาษา BASIC จัดการกับ serial port นั้นแต่ขนาดของ buffer มีเพียง 256 ไบต์ ดังนั้นหากต้องรับสัญญาณข้อมูลขนาด 10 กิโลไบต์ ที่ส่งมาด้วยอัตรา 9600 band จะต้องอ่านข้อมูลจาก buffer ด้วยอัตรา 960 character/sec เพื่อไม่ให้เกิดปัญหาข้อมูลล้นหน่วยความจำ "INPUT BUFFER OVERFLOW" ซึ่งปกติแล้ว แม้ใน PC รุ่นใหม่ ๆ ก็ไม่สามารถทำงานได้เร็วพอ อย่างไรก็ตาม ขนาดของ buffer นี้สามารถเพิ่มได้ถึง 32 K โดยการ load BASIC พร้อมทั้งพิมพ์ /C เช่น BASIC/C : 10000 เพิ่มกำหนดขนาดของ buffer เป็น 10 K ดังนั้นจึงเห็นว่าสามารถใช้ BASIC ในการจัดการได้ค่อนข้างนี้จะสะดวกหากข้อมูลไม่มาก และการส่งไม่เร็วนัก

โดยปกติแล้ว ค่า parameter ต่าง ๆ ที่สามารถกำหนดได้โดยใช้ OS หรือภาษาระดับสูงจะมีดังนี้

Baud rate : 110, 15, 300, 600, 1200, 2400, 4800 และ 9600

Parity detection : N (none), O (odd), E (even)

Data bits : 7 หรือ 8

Stop bit : 1 หรือ 2

ในการทดลองนี้ได้เขียนโปรแกรมภาษา BASIC ขนาดสั้น ๆ เพื่อสั่งให้มีการส่งข้อมูลจากคอมพิวเตอร์ชุดหนึ่ง ไปยังคอมพิวเตอร์อีกชุดหนึ่ง และเนื่องจากไม่ต้องการใช้สัญญาณควบคุมอื่น ๆ เลย ภาษา BASIC จึงสะดวกมาก

จากการทดลองพบว่า หากส่งข้อมูลด้วย band rate ต่ำ ๆ (ไม่เกิน 600) พบว่า สามารถสื่อสารกันได้หากต้องการส่งด้วย Baud rate สูง ๆ พบว่า การ Convert สัญญาณจะไม่ทันกับข้อมูลการส่งทำให้เกิดความผิดพลาดได้