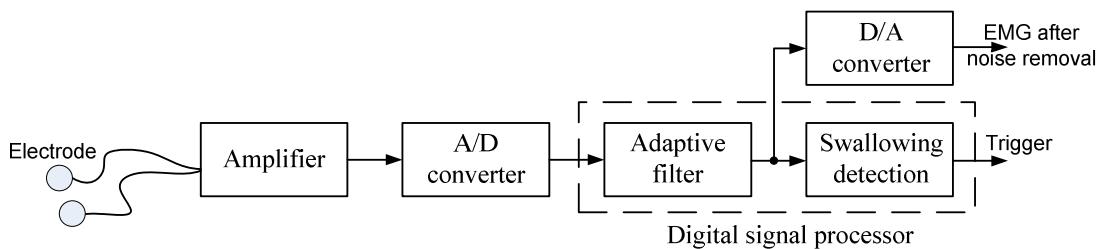


บทที่ 2

หลักการพื้นฐาน

เนื้อหาของบทนี้กล่าวถึงโครงสร้างของเครื่องต้นแบบที่ประยุกต์ใช้ตัวประมวลผลสัญญาณดิจิตอลสำหรับการลดสัญญาณรบกวนและการตรวจจับจุดกลืนจากสัญญาณไฟฟ้าของกล้ามเนื้อลาย ซึ่งประกอบด้วยส่วนต่าง ๆ ดังแสดงในภาพประกอบ 2-1



ภาพประกอบ 2-1 โครงสร้างของเครื่องต้นแบบที่ประยุกต์ใช้ตัวประมวลผลสัญญาณดิจิตอลสำหรับการลดสัญญาณรบกวนและการตรวจจับจุดกลืนจากสัญญาณไฟฟ้าของกล้ามเนื้อลาย

จากภาพประกอบ 2-1 จะเห็นได้ว่าในส่วนเบื้องต้นสัญญาณไฟฟ้าของกล้ามเนื้อลายที่ได้จากอิเล็กโทรดจะได้รับการขยายจากวงจรขยาย (Amplifier) เพื่อให้ขนาดของสัญญาณมีความเหมาะสมสำหรับเป็นอินพุทของวงจรแปลงสัญญาณอนาลอกเป็นดิจิตอล (A/D converter) จากนั้นวงจรกรองแบบปรับตัว (Adaptive filter) จะทำการกำจัดสัญญาณรบกวนโดยใช้วงจรกรองปรับตัว ADALINE แบบไม่ใช้สัญญาณอ้างอิงจากภายนอก โดยมีอัลกอริทึมแบบค่าเฉลี่ยกำลังสองน้อยที่สุด (Least mean square algorithm) หรืออัลกอริทึม LMS ในการปรับค่าน้ำหนักและใบอัสาของวงจรกรองปรับตัว ดังนั้นสัญญาณที่ได้จากการกรองปรับตัวจะเป็นสัญญาณไฟฟ้าของกล้ามเนื้อลายที่ได้รับการกำจัดสัญญาณรบกวนแล้ว จะถูกส่งต่อไปยังวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก (D/A converter) และในขณะเดียวกันสัญญาณดังกล่าวจะถูกส่งไปยังส่วนของการตรวจจับการกลืน (Swallowing detection) ซึ่งจะมีวงจรคำนวณและตัดสินใจทำการคำนวณหาจุดเริ่มต้นที่เหมาะสมสำหรับการกลืนเพื่อสร้างสัญญาณทริกเกอร์ออกไป โดยในส่วนของวงจรกรองแบบปรับตัวและส่วนของการตรวจจับการกลืนจะทำการออกแบบและเขียนโปรแกรมลงบนตัวประมวลผลสัญญาณ

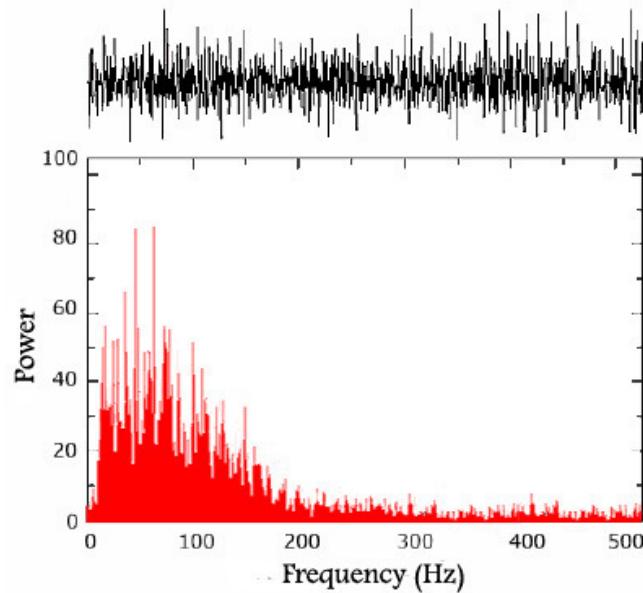
ดิจิตอล ซึ่งมีคุณลักษณะเด่นที่มีความสามารถในการคำนวณการดำเนินการทางคณิตศาสตร์ได้รวดเร็วกว่าไมโครคอนโทรลเลอร์โดยทั่วไป

ในการออกแบบและสร้างเครื่องต้นแบบที่ประยุกต์ใช้ตัวประมวลผลสัญญาณดิจิตอลสำหรับการลดสัญญาณรบกวนและการตรวจจับจุดกลืนจากสัญญาณไฟฟ้าของกล้ามเนื้อ จำเป็นที่จะต้องเข้าใจถึงหลักการพื้นฐานเกี่ยวกับสัญญาณกล้ามเนื้อลาย และสิ่งสำคัญที่ต้องมีในระบบ ดังมีรายละเอียดดังต่อไปนี้

2.1. กล้ามเนื้อลาย

กล้ามเนื้อลายเป็นส่วนสำคัญส่วนหนึ่งของร่างกาย โดยมีบทบาทที่สำคัญในการเคลื่อนไหวร่างกาย โดยจะประกอบด้วยมัดกล้ามเนื้อหลายร้อยมัดและยึดติดกับกระดูก ประกอบเป็นกล้ามเนื้อส่วนใหญ่ของร่างกาย การหดตัวของกล้ามเนื้อลายทำให้เกิดการเคลื่อนไหวของร่างกาย กล้ามนี้ทำงานได้อำนาจจิตใจ (Voluntary muscle) ซึ่งสามารถควบคุมได้โดยสมองส่วนสั่งการ (Motor area) หากเกิดความผิดปกติกับกล้ามเนื้อหรือกล้ามเนื้อมีประสิทธิภาพลดลง จะส่งผลให้ร่างกายเคลื่อนไหวได้ช้าลงหรือมีประสิทธิภาพลดลงด้วยนั่นเอง สำหรับกระบวนการเกิดสัญญาณไฟฟ้าของกล้ามเนื้อนี้นั้นเกิดจากการหดตัวและคลายตัวของกล้ามเนื้อลายซึ่งได้รับการกระตุ้นโดยสัญญาณประสาท (Nerve impulse) ที่มาจากการเซลล์ประสาท เนื่องจากเซลล์กล้ามเนื้อและเซลล์ประสาทเป็น Excitable tissue สามารถสร้างสัญญาณไฟฟ้าขึ้นได่องเมื่อได้รับการกระตุ้นที่เหมาะสม

สัญญาณไฟฟ้าของกล้ามเนื้อลาย จะมีร่ายนแรงดันของสัญญาณกล้ามเนื้อขนาดประมาณ $50 \mu\text{V}-100 \text{ mV}$ และมีความถี่ของสัญญาณอยู่ในร่ายน $0 - 500 \text{ Hz}$ แต่พลังงานของสัญญาณส่วนใหญ่อยู่ในร่ายน $10-150 \text{ Hz}$ [3] ตัวอย่างของสัญญาณไฟฟ้าของกล้ามเนื้อลายและスペกตรัม [9] แสดงในภาพประกอบ 2-2

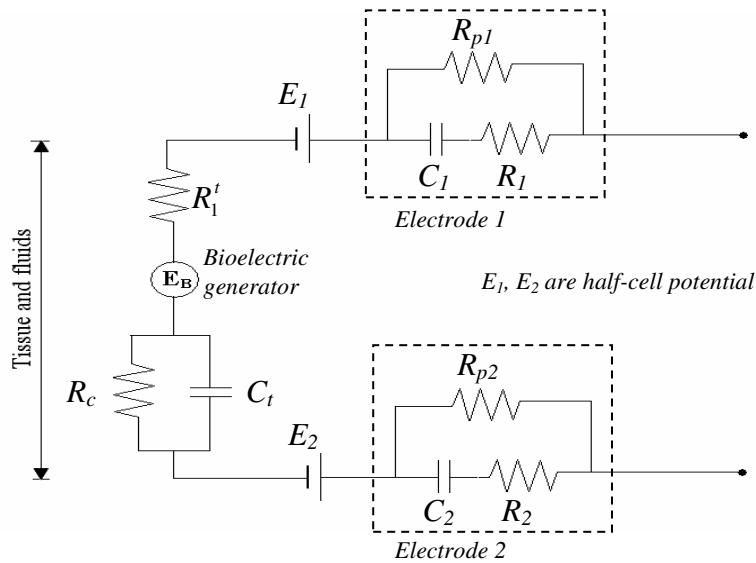


ภาพประกอบ 2-2 ลักษณะและスペกตรัมของสัญญาณไฟฟ้าจากกล้ามเนื้อถ่าย

ในการวัดสัญญาณไฟฟ้าของกล้ามเนื้อจะพบว่ามีการรบกวนจากสัญญาณไฟฟ้ากระแสสลับ 50 Hz (จากระบบไฟบ้าน 220 V) และสัญญาณรบกวน harmonic โดยสัญญาณรบกวนนี้จะมีขนาดของสัญญาณที่สูงกว่าสัญญาณไฟฟ้าของกล้ามเนื้อมาก สัญญาณรบกวนนี้จึงทำให้สัญญาณไฟฟ้าของกล้ามเนื้อเกิดความผิดเพี้ยน

2.2 อิเล็กโทรด

การวัดสัญญาณไฟฟ้ากราฟิกสามารถวัดได้โดยการใช้อิเล็กโทรด [10] อิเล็กโทรดที่จะใช้เป็นอิเล็กโทรดชนิดติดผิวหนัง ดังนั้นสัญญาณที่วัดได้จึงเป็นการวัดมัดของไขกล้ามเนื้อ โดยรวมบริเวณที่สัมผัสกับอิเล็กโทรด หรือเป็นผลกระทบของสัญญาณไฟฟ้าในบริเวณนั้น โดยการประมาณว่าให้ผิวหนังเป็นโคลอเฟรมกึ่นระหว่างสารละลาย 2 ชนิดที่มีความเข้มข้นของอิออนที่ต่างกันทำให้เกิดความต่างศักย์ไฟฟ้า ดังนั้นโอมเดลที่แทนระบบดังกล่าว คือ มีแหล่งกำเนิดแรงดันต่ออนุกรมกับตัวต้านทานและตัวเก็บประจุที่ต่อขนาดกันอยู่ ตัวเก็บประจุจะแทนประจุที่เกิดขึ้นที่รอยต่อ ขณะที่ตัวต้านทานแสดงการแพร่ซึมของอิออนข้ามรอยต่อ



ภาพประกอบ 2-3 วงจรจำลอง (Circuit model) ของอิเล็กโโทรดในการวัดสัญญาณไฟฟ้าในร่างกาย

จากภาพประกอบ 2-3 จะเห็นว่าแรงดันที่วัดได้มี 2 ส่วน กือส่วนแรก E_1, E_2 เป็นเสมือนศักย์ไฟฟ้าที่เกิดระหว่างอิเล็กโโทรดกับผิวนังหรือที่เรียกว่า half-cell potential และอีกส่วนกือสัญญาณไฟฟ้าจากร่างกายที่ต้องการวัดจริง (E_B) ซึ่งถ้าเกิด half-cell potential มาเกินไปจะทำให้ไปบดบังสัญญาณไฟฟ้าจากร่างกายที่ต้องการวัดจริง ทำให้ผลการวัดไม่ดี ซึ่ง half-cell potential นี้ขึ้นกับชนิดของผิวนัง การเตรียมผิวนัง และโลหะที่ใช้

สายสัญญาณที่ใช้ติดกับอิเล็กโโทรดควรเป็นสายชีลด์เพื่อป้องกันสัญญาณรบกวน และระยะห่างระหว่างอิเล็กโโทรดที่ติดบนผิวนังมีผลต่อแบบด้วดที่และขนาดของสัญญาณ กล้ามเนื้อ ระยะห่างน้อยจะทำให้แบบด้วดที่เลื่อนไปที่ความถี่สูงแต่ขนาดของสัญญาณจะเล็กลง นอกจักนั้นขนาดของอิเล็กโโทรดก็มีผลต่อการวัด กล่าวคืออิเล็กโโทรดที่มีขนาดใหญ่จะวัดขนาดของสัญญาณได้ใหญ่ขึ้นและลดสัญญาณรบกวนที่เกิดจากผิวนัง แต่ขนาดของอิเล็กโโทรดใหญ่จะทำให้ไม่สะดวกในการวัด ดังนั้นจึงควรเลือกอิเล็กโโทรดที่สามารถวัดสัญญาณได้ดี ลดสัญญาณรบกวน และขนาดไม่ใหญ่เกินไป

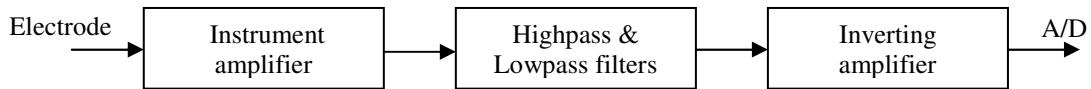
2.3 วงจรขยายสัญญาณ

สัญญาณไฟฟ้าของกล้ามเนื้อลายมีขนาดของสัญญาณประมาณ $50\mu\text{V}-100\text{mV}$ จึงจำเป็นต้องมีวงจรขยาย (Amplifier) ทำหน้าที่ขยายสัญญาณที่ได้จากอิเล็กโโทรดเพื่อให้ขนาดของสัญญาณมีความเหมาะสม แต่ในการวัดสัญญาณไฟฟ้าของกล้ามเนื้อลาย สัญญาณที่วัดได้มักจะมี

การรับกวนจากสัญญาณไฟฟ้าลับ 50 Hz ดังนั้นจึงนิยมเลือกใช้วงจรขยายแบบผลต่าง (Difference amplifier) ซึ่งวงจรขยายแบบผลต่างที่ดีควรมีคุณสมบัติดังต่อไปนี้

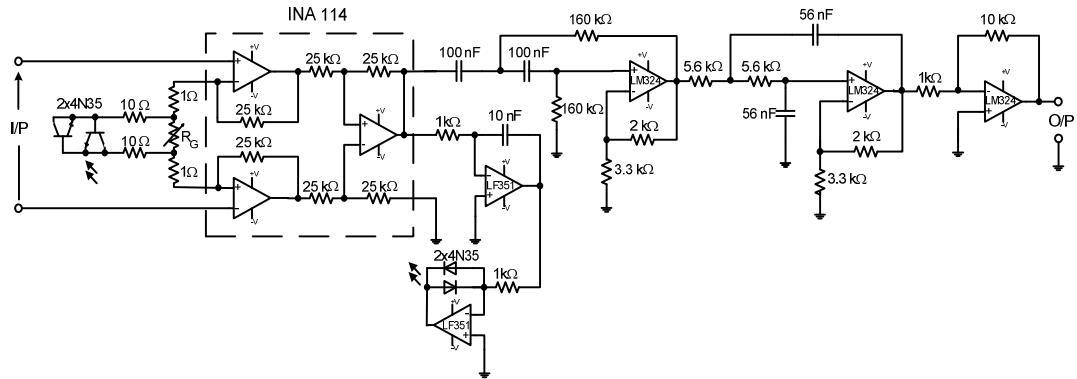
1. สามารถขยายสัญญาณที่มีขนาดต่างกันและกำจัดขนาดสัญญาณที่เท่ากันได้เป็นอย่างดี โดยจะวัดผลเป็นค่า Common mode rejection ratio (CMRR) จึงควร มีค่า CMRR สูงด้วย
2. ความต้านทานขาเข้า (Input impedance) ควร มีค่าสูง เนื่องจากอิเล็กโทรดที่ใช้ในการวัดมีความต้านทานสูง ถ้าความต้านทานขาเข้าไม่สูงมากพอ จะทำให้เกิดผลการโหลดของสัญญาณ (Loading effect) ขึ้นได้
3. มีกำลังขยายสูงและสม่ำเสมอตลอดช่วงของการตรวจวัด
4. มีการตอบสนองความถี่ในช่วงกว้าง

ดังนั้นในงานวิจัยนี้เลือกใช้วงจรขยายแบบสัญญาณแบบอินสตรูเมนต์เป็นวงจรที่ทำหน้าที่ขยายสัญญาณผลต่างของสัญญาณอินพุท โดยพัฒนามาจากวงจรขยายแบบผลต่าง ซึ่งเป็นที่นิยมใช้ในการวัดสัญญาณทางชีวภาพ เนื่องจาก มีค่า CMRR สูง และนอกจากนี้จำเป็นจะต้องออกแบบวงจรรองเพื่อตัดสัญญาณที่มีความถี่ต่ำกว่าและสูงกว่าบ่ากความถี่ของสัญญาณไฟฟ้าของกล้ามเนื้อออกไป ซึ่งวงจรวัดสัญญาณไฟฟ้าของกล้ามเนื้อแสดงได้ดังบล็อกไซด์อะแกรมในภาพประกอบ 2-4



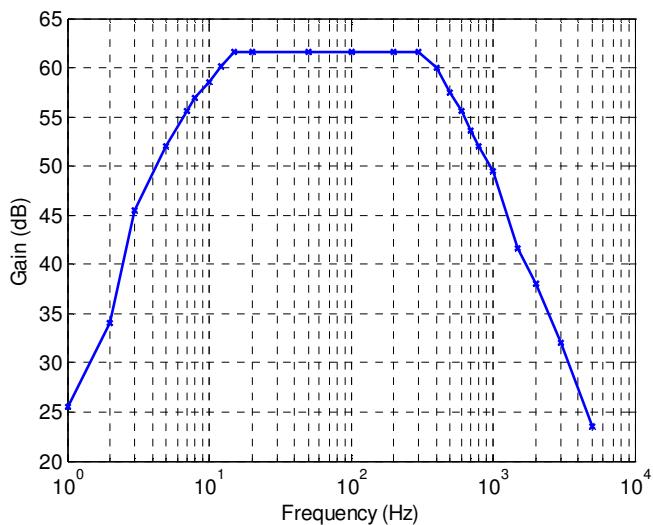
ภาพประกอบ 2-4 บล็อกไซด์อะแกรมของวงจรขยายที่ใช้ในการวัดสัญญาณไฟฟ้าของกล้ามเนื้อโดย

จากภาพประกอบ 2-4 สัญญาณไฟฟ้าของกล้ามเนื้อถูกที่วัดได้จากอิเล็กโทรดจะถูกนำมาผ่านวงจรขยายสัญญาณแบบอินสตรูเมนต์ (Instrument amplifier circuit) ผ่านวงจรรองผ่านสูงและวงจรรองผ่านต่ำเพื่อตัดสัญญาณที่มีความถี่ต่ำกว่าและสูงกว่าบ่ากความถี่ของสัญญาณไฟฟ้าของกล้ามเนื้อถูกออก สุดท้ายผ่านวงจรขยายสัญญาณแบบกลับเฟสเพื่อให้ได้อัตราการขยายที่เพียงพอในการนำไปใช้งานต่อไป รูปวงจรของส่วนประกอบต่าง ๆ จากภาพประกอบ 2-4 ที่ได้ทำการออกแบบไว้แสดงในภาพประกอบ 2-5



ภาพประกอบ 2-5 วงจรขยายที่ใช้ในการวัดสัญญาณไฟฟ้าของกล้ามเนื้อลาย

จากภาพประกอบ 2-5 ในที่นี้กำหนด $R_G = 1\text{k}\Omega$ ดังนั้นสัญญาณกล้ามเนื้อที่วัดมาจากอิเล็กโทรดจะนำมาผ่านวงจรขยายสัญญาณแบบอินสตรูเมนต์ซึ่งมีอัตราขยาย 50 เท่า ผ่านวงจรกรองผ่านความถี่สูงแบบบัดเตอร์เวิร์ธอันดับสอง (Second order highpass butterworth filter) มีความถี่ตัดเท่ากับ 10 Hz และมีอัตราขยายเท่ากับ 1.6 เท่า ผ่านวงจรกรองผ่านความถี่ต่ำแบบบัดเตอร์เวิร์ธอันดับสอง (Second order lowpass butterworth filter) มีความถี่ตัดเท่ากับ 500 Hz มีอัตราขยายเท่ากับ 1.6 เท่า และท้ายสุดผ่านวงจรขยายกลับเฟสที่มีอัตราขยาย 10 เท่า ดังนั้นจะได้วงจรวัดสัญญาณไฟฟ้าของกล้ามเนื้อลายที่มีอัตราขยายรวม 1280 เท่า ($50 \times 1.6 \times 1.6 \times 10$) ในช่วงความถี่ตั้งแต่ 10 Hz – 500 Hz โดยผลตอบสนองทางความถี่ของวงจรแสดงดังภาพประกอบ 2-6



ภาพประกอบ 2-6 ผลตอบสนองทางความถี่ของวงจรขยายที่ใช้ในการวัดสัญญาณไฟฟ้ากล้ามเนื้อ

จากภาพประกอบ 2-6 จะเห็นได้ว่าวงจรวัดสัญญาณไฟฟ้าของกล้ามเนื้อลายมีอัตราการขยายสัญญาณ 1280 เท่า (≈ 62 dB) และมีย่านคตอฟตำแหน่ง -3 dB ที่ความถี่ประมาณ 10 Hz และ 500 Hz (≈ 58.7 dB และ 58.5 ตามลำดับ)

สำหรับอัตราการลดตอนสัญญาณชนิดคอมมอนโหมด (CMRR) สามารถหาได้จากสมการที่ 2-1 และผลการทดสอบค่า CMRR ที่อัตราการขยาย 1280 เท่า เมื่อความถี่ 50 Hz ของวงจรขยายที่ใช้ในการวัดสัญญาณไฟฟ้าของกล้ามเนื้อลายแสดงดังตารางที่ 2-1

$$CMRR(dB) = 20 \log \frac{A_d}{A_c} \quad (2-1)$$

เมื่อ A_d คือ อัตราการขยายแบบ differential mode

A_c คือ อัตราการขยายแบบ common mode

ตารางที่ 2-1 ผลการทดสอบค่า CMRR ของวงจรขยายที่ใช้ในการวัดสัญญาณไฟฟ้ากล้ามเนื้อลาย

Gain		CMRR (dB)
A_d	A_c	
1280	0.016	98.06

สรุปคุณสมบัติของวงจรขยายสัญญาณในงานวิจัยนี้มีอัตราการขยายสัญญาณ 1280 เท่า ตอบสนองความถี่ที่ย่าน 10 - 500 Hz และค่า CMRR เท่ากับ 98.06 dB ที่ความถี่ 50 Hz

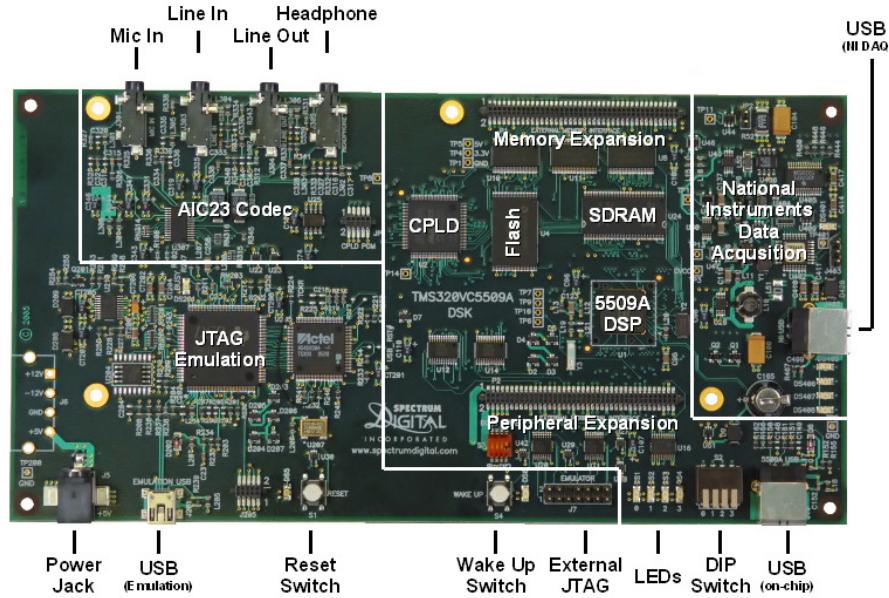
2.4 ตัวประมวลผลสัญญาณดิจิตอล

ตัวประมวลผลสัญญาณดิจิตอล ถูกประยุกต์ใช้ในงานด้านต่าง ๆ อย่างกว้างขวางเนื่องจากมีความถูกต้องแม่นยำสูง, ปรับเปลี่ยนโปรแกรมการทำงานได้ง่าย, การทำงานไม่ขึ้นกับอุณหภูมิและค่าพารามิเตอร์ภายนอกอื่น นอกจากนั้นยังสามารถควบคุมการทำงานของระบบที่ซับซ้อนและประมวลผลทางด้านคณิตศาสตร์ได้อย่างรวดเร็ว ซึ่งตัวประมวลผลสัญญาณดิจิตอลนี้มีบทบาทอย่างยิ่งกับการประมวลผลสัญญาณดิจิตอลเวลาจริง (Real-time) ทั้งนี้บริษัทผู้ผลิตตัวประมวลผลสัญญาณดิจิตอลนี้มีหลายบริษัท เช่น บริษัท Texas Instruments (TI), Motorola, Analog Devices ฯลฯ โดยบริษัท TI จะเป็นผู้นำทางด้านการผลิตชิปและตัวประมวลผลมานานแล้ว จึงได้รับความนิยมมาก นอกจากนี้การควบคุมการทำงานของตัวประมวลผลสัญญาณดิจิตอลของบริษัท TI สามารถทำได้โดยใช้โปรแกรมภาษาซี ทำให้ประหยัดเวลาในการศึกษาการทำงานและ

โครงการสร้างภายในของตัวประมวลผลสัญญาณดิจิตอล อีกทั้งโปรแกรมภาษาซีบังเป็นภาษาระดับสูง ทำให้ง่ายต่อการพัฒนาโปรแกรมอีกด้วย

งานวิจัยนี้เลือกใช้ตัวประมวลผลสัญญาณดิจิตอล TMS320VC5509A (High-performance, low-power, fixed-point TMS320C55™ digital signal processor) ซึ่งเป็น DSP Starter Kit (DSK) ของบริษัท TI [11], [12] โดยมีส่วนประกอบต่าง ๆ ดังแสดงในภาพประกอบ 2-7 และมีคุณสมบัติโดยสังเขปดังต่อไปนี้

- หน่วยประมวลผลกลางขนาด 16 บิตแบบ Fixed – point
- ความเร็วสัญญาณนาฬิกา 200 MHz เวลาที่ใช้ในการประมวลผล คือ 5 ns ต่อหนึ่งรอบสัญญาณนาฬิกา แต่ละคำสั่งจะถูกกระทำภายใน 1 รอบ (Cycle)
 - 400 MMACS (Million multiply – accumulates per second)
 - บัสภายในประกอบด้วย one program bus, three data read buses, two data write buses
 - หน่วยการคูณและแอดดิวเมนต์ (Multiply and accumulate :MAC) ขนาด 17 บิต $\times 17$ บิต 2 ตัว, ตัวเลื่อนข้อมูลบาร์เรลขนาด 40 บิต (40-bit barrel shifter), 40-bit arithmetic logic unit (ALU) 2 ตัว, 40-bit accumulator 4 ตัว
 - หน่วยความจำ on-chip RAM ขนาด 128 K $\times 16$ บิต ประกอบด้วย DARAM 64 KB (8 Blocks of 4K \times 16-Bit), SARAM 192 K Bytes (24 Blocks of 4K \times 16-Bit)
 - on-chip ROM ขนาด 32K \times 16 บิต
 - ใช้ไอซีเบอร์ TLV320AIC23B ทำหน้าที่แปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอลและแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอกในตัวเดียวกัน
 - ติดต่อกับไมโครคอมพิวเตอร์ผ่านทาง USB 2.0
 - สามารถขยายระบบจากบอร์ดเดิมที่มีอยู่ได้ (Expansion connectors)



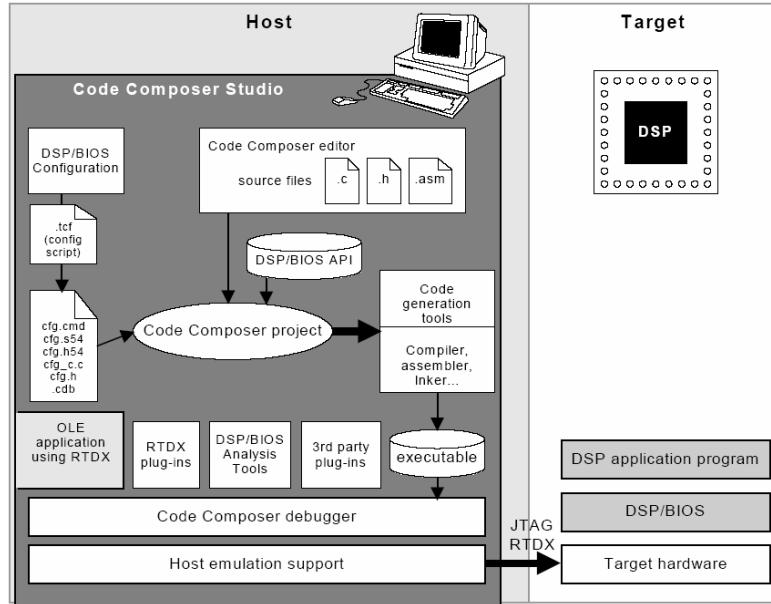
ภาพประกอบ 2-7 บอร์ด DSK TMS320VC5509A

2.5 Code Composer Studio (CCS)

การติดต่อระหว่างผู้ใช้กับบอร์ด DSK TMS320VC5509A จะใช้โปรแกรม Code Composer Studio (CCS) [13] โดยมีการติดต่อผ่านทาง USB port ซึ่งโปรแกรม CCS เป็นโปรแกรมที่ถูกพัฒนาขึ้นมาโดยบริษัท TI โดยในรายละเอียดของโปรแกรม CCS มีดังต่อไปนี้

CCS เป็นโปรแกรมที่ใช้ติดต่อระหว่างผู้ใช้กับตัวประมวลผลสัญญาณดิจิตอล สามารถเขียนโปรแกรมได้ทั้งภาษาซีและแอสเซมบลี (Assembly) หากผู้ใช้ไม่ต้องการศึกษาภาษาแอสเซมบลีโปรแกรมนี้สามารถแปลงภาษาซีให้เป็นภาษาแอสเซมบลี แล้วจึงส่งภาษาแอสเซมบลีนั้นไปยังตัวประมวลผลสัญญาณ เพื่อโปรแกรมตัวประมวลผลสัญญาณดิจิตอลให้ทำงานตามที่ต้องการ ซึ่งจะช่วยลดเวลาในการศึกษาภาษาแอสเซมบลีอีกด้วย นอกจากนี้โปรแกรม CCS ยังมีเครื่องมืออื่นๆ ที่เป็นประโยชน์ เช่น ความสามารถในการจำลองการทำงาน (Simulation) บนเครื่องไมโครคอมพิวเตอร์ทำให้เกิดความสะดวกในการตรวจสอบโปรแกรมก่อนที่จะนำไปใช้งาน กับตัวประมวลผลสัญญาณดิจิตอลซึ่งสามารถตรวจสอบการทำงานของตัวประมวลผลสัญญาณดิจิตอลในขณะที่ตัวประมวลผลสัญญาณดิจิตอลทำงานอยู่ อีกทั้งยังมีการแสดงผลการทำงานด้วยกราฟฟิก ซึ่งจะส่งผลกระทบต่อการทำงานของตัวประมวลผลสัญญาณดิจิตอลเพียงเล็กน้อย นอกจากนี้ยังมีเครื่องมือที่ใช้วัดตัวแปรนาฬิกา (CPU clock cycle) ที่ตัวประมวลผลสัญญาณ

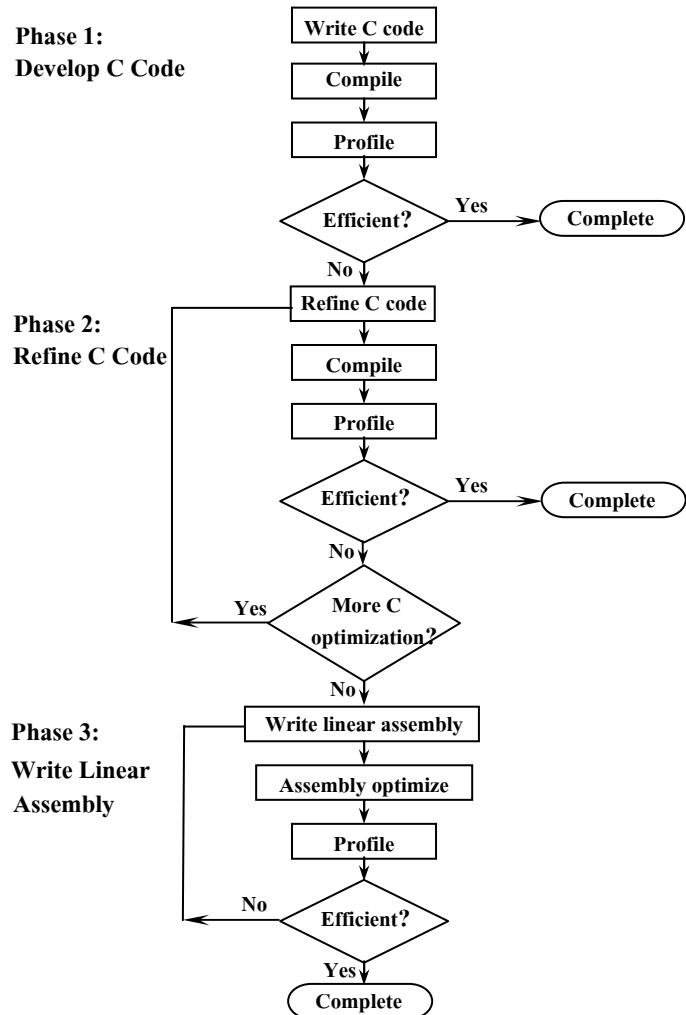
ดิจิตอลใช้ในขณะที่กำลังทำงานอยู่ ซึ่งไม่รบกวนการทำงานของตัวประมวลผลสัญญาณดิจิตอล
ทั้งนี้โครงสร้างของโปรแกรม CCS [14] แสดงดังภาพประกอบ 2-8



ภาพประกอบ 2-8 โครงสร้างภายในของโปรแกรม CCS

จากภาพประกอบ 2-8 ผู้ใช้สามารถเขียนโปรแกรมด้วยภาษาซีหรือแอลเ男神บลีกีได้ ซึ่งจะอยู่ในส่วนของ Source files ต่าง ๆ และถูกเก็บรวมกับ Configuration files ไว้เป็น Project จากนั้นโปรแกรมที่เขียนจะถูกทำการ Compile, Link แล้วนำไป Execute และส่งไปยังตัวประมวลผลสัญญาณดิจิตอลเพื่อทำงานต่อไป

การเขียนโปรแกรมด้วยภาษาซีมีประสิทธิภาพไม่เท่ากับการเขียนด้วยภาษาแอลเ男神บลี แต่การเขียนด้วยภาษาซีกีสามารถทำให้ตัวประมวลผลสัญญาณดิจิตอลทำงานได้ตามต้องการ ดังนั้นการพัฒนาโปรแกรมเพื่อใช้งานกับตัวประมวลผลสัญญาณดิจิตอลและโปรแกรม CCS อาจแบ่งได้เป็น 3 เฟสใหญ่ ๆ ดังแสดงในภาพประกอบ 2-9



ภาพประกอบ 2-9 ขั้นตอนของการพัฒนาโปรแกรมเพื่อใช้กับโปรแกรม CCS

จากภาพประกอบ 2-9 เฟสที่ 1 เริ่มจากการเขียนโปรแกรมด้วยภาษาซี โดยไม่จำเป็นต้องเข้าใจการเขียนโปรแกรมด้วยภาษาแオスแซมบลี ซึ่งหากผลการทำงานที่ได้ไม่มีประสิทธิภาพเป็นที่น่าพอใจ ก็ต้องเปลี่ยนแปลงการใช้งานคำสั่งโดยศึกษาโครงสร้างของตัวประมวลผลและอาจใช้เครื่องมือของโปรแกรม CCS เพื่อหาจุดด้อยของโปรแกรมเพื่อให้การทำงานมีประสิทธิภาพยิ่งขึ้น ซึ่งอยู่ในการทำงานเฟสที่ 2 แต่ถ้าการทำงานยังไม่ได้ตามต้องการก็ต้องเขียนโปรแกรมด้วยภาษาแオスแซมบลี ในเฟสที่ 3 ซึ่งการเขียนโปรแกรมในส่วนนี้จะต้องศึกษาถึงโครงสร้างภายในรวมถึงการใช้งานที่มีให้ในโปรแกรม CCS ให้มากขึ้น โดยเฟสที่ 3 นี้เป็นการพัฒนาขั้นสุดท้ายของการใช้โปรแกรม CCS

2.6 ระบบตัวเลขที่ใช้ในการประมวลผลสัญญาณดิจิตอล

ค่าตัวเลขต่าง ๆ ที่ใช้ในการประมวลผลในโปรแกรม MATLAB เป็นการแทนค่าในรูปแบบ Floating - point ขนาด 64 บิต ทำให้มีผลกระทบความคลาดเคลื่อนต่าง ๆ น้อยมากแต่ในการปฏิบัติจริงต้องนำการประมวลผลไปใช้งานโดยมีการแทนตัวเลขด้วยจำนวนบิตต่ำๆ โดยเฉพาะอย่างยิ่งการนำไปใช้กับระบบเลขแบบ Fixed-point [15] จะก่อให้เกิดความคลาดเคลื่อนมาก ดังนั้นจึงจำเป็นต้องศึกษาการใช้ระบบตัวเลขแบบ Fixed-point เสียก่อน ดังนี้

Fixed-point คือ ระบบเลขที่เมื่อแปลงค่าแล้วจะเหมือนเลขจำนวนเต็ม (Integer) โดยรูปแบบของการแทนค่าใช้รูปแบบที่เรียกว่า Q format ในที่นี้ขออธิบายในกรณีเลข 16 บิต ซึ่งมีหลายลักษณะ จะแทนด้วย $Qm.n$ เมื่อ m คือจำนวนบิตที่อยู่หน้าจุดทศนิยม และ n คือจำนวนบิตที่อยู่หลังทศนิยม โดยกำหนด N คือจำนวนบิตทั้งหมด ดังนั้นจะได้ $N = m + n + 1$ ตัวอย่างเช่น เลขจำนวน 16 บิตแบบคิดเครื่องหมาย กำหนดบิตเป็น 1 บิตเครื่องหมาย (Sign bit) และ 15 บิตสำหรับหลังจุดทศนิยม จะเรียกได้ว่า $Q0.15$ (หรือ $Q.15$) format ในทางกลับกัน 15 บิตสำหรับหน้าจุดทศนิยม จะเรียกว่า $Q15.0$ format สำหรับค่า Dynamic range และ Scaling factors ของเลขจำนวน 16 บิตที่ใช้ Q format ที่ต่างกันแสดงได้ดังตาราง 2-1

ตารางที่ 2-2 Dynamic range, Scaling factors และ Precision ของเลขจำนวน 16 บิตที่ใช้ Q – format ที่ต่างกัน

Format	Scaling factor (2^n)	Dynamic Range in Hex (Decimal value)	Precision
Q0.15	$2^{15}=32768$	7FFFh (0.99) → 8000h (-1)	0.00003051757813
Q1.14	$2^{14}=16384$	7FFFh (1.99) → 8000h (-2)	0.00006103515625
Q2.13	$2^{13}=8192$	7FFFh (3.99) → 8000h (-4)	0.00012207031250
Q3.12	$2^{12}=4096$	7FFFh (7.99) → 8000h (-8)	0.00024414062500
Q4.11	$2^{11}=2048$	7FFFh (15.99) → 8000h (-16)	0.00048828125000
Q5.10	$2^{10}=1024$	7FFFh (31.99) → 8000h (-32)	0.00097656250000
Q6.9	$2^9=512$	7FFFh (63.99) → 8000h (-64)	0.00195312500000
Q7.8	$2^8=256$	7FFFh (127.99) → 8000h (-128)	0.00390625000000
Q8.7	$2^7=128$	7FFFh (255.99) → 8000h (-256)	0.00781250000000
Q9.6	$2^6=64$	7FFFh (511.99) → 8000h (-512)	0.01562500000000

ตารางที่ 2-2 (ต่อ)

Format	Scaling factor (2^n)	Dynamic Range in Hex (Decimal value)	Precision
Q11.4	$2^4=16$	7FFFh (2047.99) → 8000h (-2048)	0.062500000000000
Q12.3	$2^3=8$	7FFFh (4095.99) → 8000h (-4096)	0.125000000000000
Q13.2	$2^2=4$	7FFFh (8191.99) → 8000h (-8192)	0.250000000000000
Q14.1	$2^1=2$	7FFFh (16383.99) → 8000h (-16384)	0.500000000000000
Q15.0	$2^0=1$	7FFFh (32767) → 8000h (-32768)	1.000000000000000

จากตารางที่ 2-2 จะเห็นว่า จำนวนของบิตที่ใช้เป็นส่วนทศนิยมนั้น จะมีผลกับความแม่นยำของผลลัพธ์และในส่วนของจำนวนเต็ม จะมีผลกับช่วงไอดามิกของค่าที่สามารถแทนได้ เมื่อพิจารณา Q.15 format พบว่ามีความแม่นยำมากที่สุด แต่ก็มีข้อจำกัด คือในส่วนของจำนวนจริงมีค่าอยู่ระหว่าง -1 ถึง $1 - 2^{-15}$ เท่านั้น จะเห็นได้ว่าเป็นช่วงที่แคบมาก แต่มีผลดี คือ การคูณเลขสองจำนวนเข้าด้วยกันจะไม่เกิดโอเวอร์โฟล เพราะผลลัพธ์ที่ได้จะไม่มีทางเกินช่วง -1 ถึง 1 สำหรับ Q15.0 format มีความแม่นยำน้อยที่สุด แต่มีช่วงไอดามิกกว้างที่สุด คือ $-32768 \text{ ถึง } 32767$

การแปลงเลข Q format มีวิธีการแปลงดังนี้

1. น้อมออลไลซ์ตัวเลขให้อยู่ในรูปของตัวเลขของ Q format ที่ต้องการ
2. คูณค่าตัวเลขที่ผ่านการน้อมออลไลซ์ด้วย 2^n โดย n คือจำนวนบิตหลังจุดทศนิยม
3. ทำการปัดเศษผลคูณให้ใกล้เคียงจำนวนเต็ม

ตัวอย่างเช่น แปลงตัวเลข 1.18 ให้อยู่ใน Q.15 format

วิธีทำ 1. น้อมออลไลซ์ตัวเลขให้อยู่ในรูป ± 1 ดังนั้น $1.18/2 = 0.59$

2. คูณค่าตัวเลขที่ผ่านการน้อมออลไลซ์ด้วย 2^{15} คือ $0.59 \times 2^{15} = 19333.12$

3. round(19333.12) → 19333

โดยนิยามให้ round() คือ ฟังก์ชันในการปัดเศษเป็นจำนวนเต็ม ถ้าค่าที่ใส่ให้มีส่วนทศนิยมที่น้อยกว่า 0.5 ก็จะตัดทิ้ง แต่ถ้ามากกว่าหรือเท่ากับ 0.5 ก็จะปัดเพิ่มเป็น 1 การปัดเศษนี้จะทำให้เกิดความคลาดเคลื่อนเกิดขึ้น ซึ่งค่าความคลาดเคลื่อนที่เกิดขึ้น คือ $\frac{19333}{2^{15}} - 0.59$ และนอกจากความคลาดเคลื่อนที่กล่าวนี้ เมื่อนำมาระบบเลขแบบ Fixed - point มาใช้แทนค่าสัญญาณและการ

ประมวลผลสัญญาณ ยังคงมีความคลาดเคลื่อนที่เกิดจากการแบ่งขั้นสัญญาณ (Signal quantization), โอเวอร์โฟล (Overflow), และการปัดเศษหลังการคูณ (Product rounding) ซึ่งมีรายละเอียดดังต่อไปนี้ [16]

- การแบ่งขั้นสัญญาณ หมายถึง การแทนค่าสัญญาณที่ถูกสุ่มจากระดับสัญญาณอนาลอก ซึ่งมีความละเอียดไม่จำกัดด้วยระบบเลขฐานสองที่มีจำนวนบิตจำกัด จึงทำให้เกิดความคลาดเคลื่อนจากการแทนค่าขึ้น ดังนั้นการใช้จำนวนบิตยิ่งมาก จะได้การแบ่งขั้นที่ละเอียดและแทนสัญญาณจริงได้ถูกต้องมากขึ้นเท่านั้น

- โอเวอร์โฟล คือ เหตุการณ์ที่ผลลัพธ์ของการประมวลผลมีค่าเกินช่วงที่จะสามารถแทนค่าได้ ซึ่งจะทำให้ผลลัพธ์ที่ได้ผิดไปจากความเป็นจริง ถ้าหากปล่อยให้เกิดโอเวอร์โฟล อาจทำให้สัญญาณเอาท์พุตเสียรูปร่างจนดูไม่รู้เรื่อง อย่างไรก็ตาม โอเวอร์โฟลเป็นความคลาดเคลื่อนที่สามารถป้องกันได้ โดยลดขนาดของสัญญาณอินพุต, ใช้ตัวคูณลดทอนที่สัญญาณอินพุตหรือใช้วิธีเลื่อนบิต

- การปัดเศษหลังการคูณ ในที่นี้ขออธิบายโดยการยกตัวอย่างการคูณเลขแบบ Fixed - point เช่น การคูณเลขจำนวน 5 บิต ตัวตั้งมีรูปแบบ Q5.0 และตัวคูณมีรูปแบบ Q2.3 ในกรณีนี้ผลลัพธ์ที่ได้จะเป็นรูปแบบ 10 บิต แต่ผลลัพธ์ที่ต้องการเป็นเลขจำนวน 5 บิต ดังนั้นต้องทำการปัดเศษ 3 บิตหลังทิ้ง และ 2 บิตหน้าของผลลัพธ์ต้องเป็นศูนย์ มิฉะนั้นจะเกิดโอเวอร์โฟลขึ้นซึ่งแสดงตัวอย่างได้ดังนี้

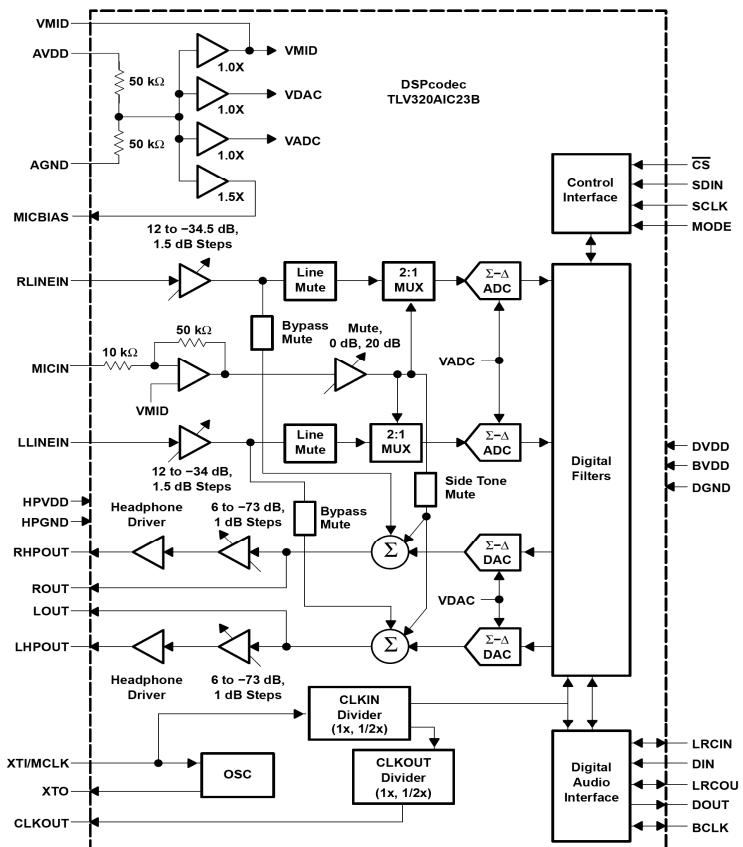
$$\begin{array}{r}
 \text{XX} \quad \text{XXX.} \\
 \times \\
 \text{XX.} \quad \text{XXX} \\
 \hline
 \text{XXXXXX.XXX}
 \end{array}$$

ต้องเป็น 0 ผลลัพธ์ ปัดทิ้ง
 หลังปัดเศษ

สรุปเกี่ยวกับ การคูณเลขจำนวนเต็ม ตัวตั้งจะมีจุดทศนิยมอยู่ตรงไหนก็ได้ไม่ต้องสนใจ ส่วนตัวคูณถ้ามีจำนวนบิตอยู่หลังจุดทศนิยมกี่บิต หลังจากคูณแล้วต้องปัดเศษผลลัพธ์ทิ้งเท่ากับจำนวนบิตหลังจุดทศนิยม ซึ่งสิ่งที่สูญเสียไปคือ นัยสำคัญหรือความละเอียดของผลลัพธ์ จึงทำให้เกิดความคลาดเคลื่อนขึ้นนั่นเอง ดังนั้นในการคูณเลขจำนวนเต็ม ตัวตั้งและตัวคูณต้องมีขนาดไม่ใหญ่จนทำให้ผลลัพธ์มากเกินกว่าที่จะแทนได้

2.7 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอลและวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

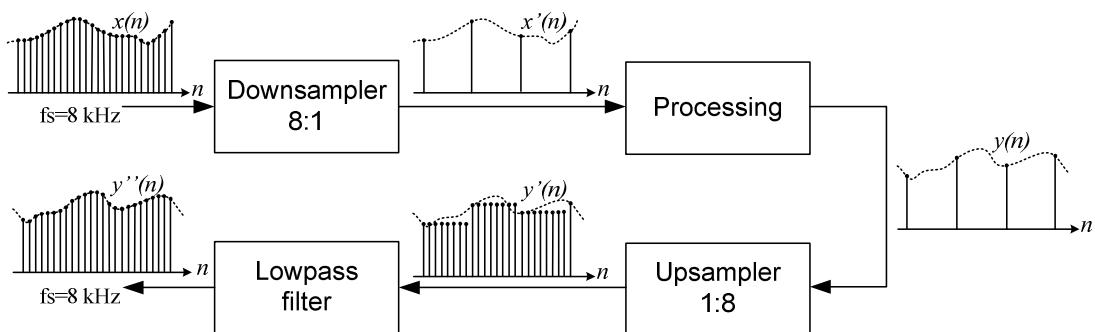
วงจรที่สำหรับอิกส่วนหนึ่งในระบบการประมวลผลสัญญาณดิจิตอลเวลาจริง ก็คือ วงจรที่ทำหน้าที่แปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอลและวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก สำหรับในงานวิจัยนี้ได้เลือกใช้วงจร Analog interface circuit (AIC) บนบอร์ด TMS320VC5509A ซึ่งเป็นไอซีเบอร์ TLV320AIC23B [17] ที่มีวงจร A/D และ D/A ภายในตัวเดียวกัน มีอัตราการสุ่มตั้งแต่ 8 kHz ถึง 96 kHz (Sampling – frequency support) ความละเอียดการส่งข้อมูลขนาด 16, 20, 24 และ 32 บิต ภายในตัวไอซียังมีวงจรกรองความถี่แบบดิจิตอลสำหรับการป้องกันการเกิด Aliasing และในการติดต่อระหว่าง AIC กับ TMS320VC5509A จะกระทำการผ่านทางพอร์ตอนุกรม สำหรับลักษณะภายในของไอซีเบอร์ TLV320AIC23B แสดงดังภาพประกอบ 2-10



NOTE: MCLK, BCLK, and SCLK are all asynchronous to each other.

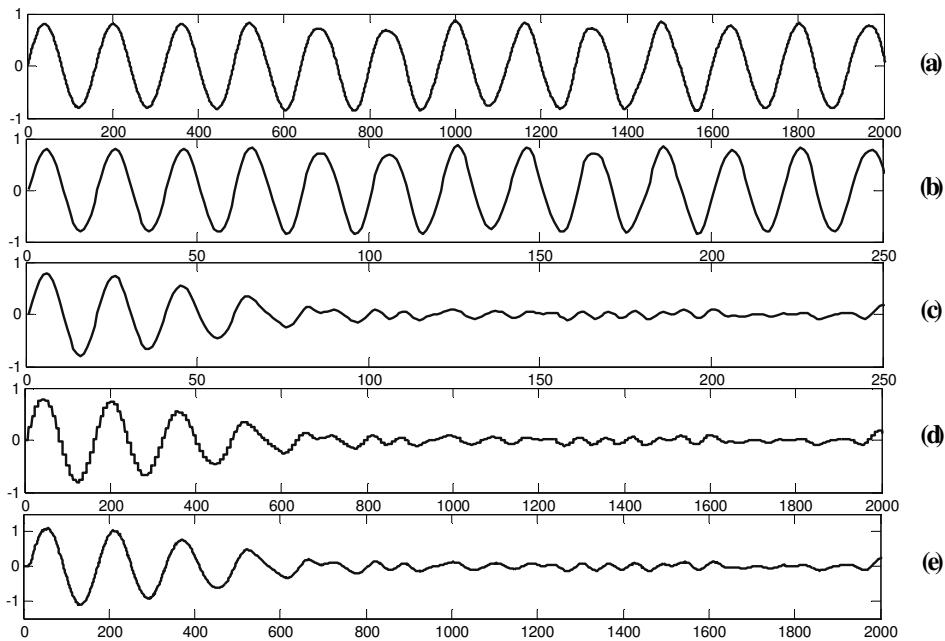
ภาพประกอบ 2-10 บล็อกไซเคิลограмของ TLV320AIC23B

จากข้อมูลของไอซีเบอร์ TLV320AIC23B จะมีอัตราการสุ่มตั้งแต่ 8 kHz ถึง 96 kHz ใน การรับและส่งสัญญาณของ A/D และ D/A แต่สำหรับงานวิจัยนี้ใช้ความละเอียดการส่งข้อมูล 16 บิต และต้องการอัตราการสุ่มในการประมวลผลสัญญาณที่ 1 kHz ดังนั้นจำเป็นต้องมีการลดอัตราการสุ่มลง ในขณะเดียวกันเมื่อประมวลผลเสียง ก่อนที่จะส่งออก D/A ต้องมีการเปลี่ยนอัตราสุ่มคืน ซึ่งในงานวิจัยใช้วิธีการลดอัตราการสุ่มข้อมูลจาก 8 kHz เป็น 1 kHz หรือลดลง 8 เท่า โดยการคึ่งค่าสัญญาณมาคำนวณ 1 ค่าแล้วข้ามไป 7 ค่า (แต่เก็บค่าสัญญาณขาเข้าไว้เหมือนปกติ) สำหรับวิธีการเพิ่มอัตราการสุ่มจาก 1 kHz เป็น 8 kHz หรือเพิ่มขึ้น 8 เท่า จะกระทำโดยการส่งสัญญาณที่ประมวลผลแล้ว 1 ค่า ส่งเข้าไปอีก 7 ค่า และนำมาผ่านตัวกรองผ่านແບຄความถี่ต่ำ (Lowpass filter) ซึ่งสามารถแสดงกระบวนการทำงานดังภาพประกอบ 2-11



ภาพประกอบ 2-11 การประมวลผลสัญญาณดิจิตอลที่มีการเปลี่ยนอัตราการสุ่มในงานวิจัยนี้

จากภาพประกอบ 2-11 ทำการออกแบบโปรแกรมโดยมีการออกแบบตัวกรองผ่านແບຄความถี่ต่ำชนิด FIR ด้วยวิธีค่าการกระเพื่อมคงที่ (Equiripple) ที่มีความถี่ตัดเท่ากับ 500 Hz จำนวนสัมประสิทธิ์ของตัวกรองเท่ากับ 21 โดยนำมาประยุกต์ใช้และทดสอบกับระบบลดสัญญาณรบกวนทึ้งนี้ผลการทดสอบแสดงดังภาพประกอบ 2-12 ซึ่งจะเห็นได้ว่าเมื่อนำสัญญาณอินพุตจาก A/D อัตราการสุ่ม 8 kHz (แสดงดังภาพประกอบ 2-12(a)) มาทำการลดอัตราการสุ่มลงเป็น 1 kHz จำนวนของจุดสัญญาณก็ลดลงจาก 2000 จุดไปเป็น 250 จุด (ลดลง 8 เท่า) (แสดงดังภาพประกอบ 2-12(b)) หลังจากนั้นนำสัญญาณอินพุตที่ลดอัตราการสุ่มแล้วมาทำการประมวลผล ซึ่งจะได้สัญญาณเอาท์พุตที่ยังคงมีอัตราการสุ่ม 1 kHz (แสดงดังภาพประกอบ 2-12(c)) ดังนั้นจึงต้องมีการเพิ่มอัตราการสุ่มขึ้นเป็น 8 kHz เพื่อใช้ส่งออกไปยัง D/A โดยรูปร่างของสัญญาณเอาท์พุตที่มีการเพิ่มอัตราสุ่มเป็น 8 kHz ที่ไม่ผ่านตัวกรอง FIR และผ่านตัวกรอง FIR และแสดงดังภาพประกอบ 2-12(d) และ 2-12(e) ตามลำดับ



ภาพประกอบ 2-12 ผลการประมวลผลสัญญาณ โดยเปลี่ยนอัตราสุ่ม ซึ่งประกอบด้วย

- (a) สัญญาณอินพุทที่มีอัตราการสุ่ม 8 kHz
- (b) สัญญาณอินพุทที่มีการลดอัตราสุ่มเป็น 1 kHz
- (c) สัญญาณเอาท์พุทที่ผ่านการลดสัญญาณรบกวนที่มีอัตราสุ่ม 1 kHz
- (d) สัญญาณเอาท์พุทที่ผ่านการลดสัญญาณรบกวนที่มีการเพิ่มอัตราสุ่มเป็น 8 kHz โดยไม่ผ่านตัวกรอง FIR
- (e) สัญญาณเอาท์พุทที่ผ่านการลดสัญญาณรบกวนที่มีการเพิ่มอัตราสุ่มเป็น 8 kHz โดยผ่านตัวกรอง FIR